

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 62-277084  
 (43)Date of publication of application : 01.12.1987

(51)Int.CI.  
 H02P 5/06  
 B41J 7/34  
 B41J 11/42  
 B41J 19/18  
 B43L 13/00  
 G05D 3/12  
 H02P 5/00

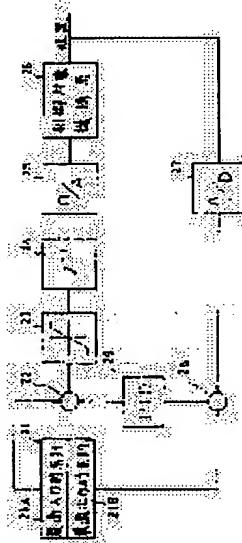
(21)Application number : 61-119893      (71)Applicant : RICOH RES INST OF GEN  
 ELECTRON  
 HIGUCHI TATSUO  
 KAMEYAMA MITSUTAKA  
 (22)Date of filing : 24.05.1986      (72)Inventor : HIGUCHI TATSUO  
 KAMEYAMA MITSUTAKA  
 SATO MASAKI

## (54) DC SERVO MOTOR CONTROL SYSTEM

### (57)Abstract:

**PURPOSE:** To obtain a servo system which can be controlled to be accurately positioned at a high speed by using both a feed-forward control and a feedback control.

**CONSTITUTION:** A first memory area 21A stores data of optimum input time series for controlling in a shortest time. The data of the time series is used for a feed-forward control. A second memory area 21B stores data of optimum output time series. A pulse signal output from the encoder or the like of a DC servo motor is sampled at a high speed, a calculation with P (proportion), I (integration), D (differentiation) is executed with data of the optimum output time series stored in the area 21B, and the forward control is corrected with the data of the optimum time series by the calculated result.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision  
of rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(10) 日本国特許庁 (JP)      (11) 特許出願公開  
 (12) 公開特許公報 (A)      昭62-277084

(5) Int. Cl.	識別記号	府内整理番号	(43) 公開 昭和62年(1987)12月1日
H 02 P 5/06		B - 7315-5H	
B 41 J 7/34		8102-2C	
		8403-2C	
		7810-2C	
		7318-2C	
11/42			
19/18			
B 43 L 13/00	305	Z - 7623-5H	審査請求 未請求 発明の数 1 (全5頁)
G 05 D 3/12		X - 7315-5H	
H 02 P 5/00			

(6) 発明の名称 直流サーボモータ制御方式

(7) 特願 昭61-119893  
 (8) 出願 昭61(1986)5月24日

(9) 発明者 鏡口 龍雄	仙台市八木山東2-17-6
(9) 発明者 亀山 充隆	仙台市郡山1-19-3-906
(9) 発明者 佐藤 正喜	宮城県柴田郡柴田町大字中名生字神明堂3番地の1 リコ ー応用電子研究所株式会社内
(10) 出願人 リコー応用電子研究所 株式会社	宮城県柴田郡柴田町大字中名生字神明堂3番地の1
(10) 出願人 鏡口 龍雄	仙台市八木山東2-17-6
(10) 出願人 亀山 充隆	仙台市郡山1-19-3-906
(11) 代理人 弁理士 宮川 俊崇	

#### 明細書

##### 1. 発明の名称

直流サーボモータ制御方式

##### 2. 特許請求の範囲

直流サーボモータの制御装置において、前記直流サーボモータの最適入力時系列の情報を記憶する第1の記憶手段と、最適出力時系列の情報を記憶する第2の記憶手段と、前記第1と第2の記憶手段に格納された情報を読み出す手段と、実時間P I D制御手段とを具備し、前記第1の記憶手段に格納された情報によって行うフィードフォワード制御と、前記実時間P I D制御手段により前記第2の記憶手段に格納された情報によるフィードバック制御とを併用することを特徴とする直流サーボモータ制御方式。

##### 3. 発明の詳細な説明

###### 技術分野

この発明は、プリンタやプロッタその他の各種位置決め制御装置で使用するのに好適な直流サーボモータ制御方式に係り、特に、位置決め制御の

ためのサーボ系を全デジタル制御化することによつて、高速かつ高精度の位置決め制御を達成するとともに、制御装置のLSI化、低価格化、小型化を実現した直流サーボモータ制御方式に関する。

###### 従来技術

従来から、直流サーボモータは、プリンタの活字選択用や紙送り、キヤリツジ送り等の位置決め制御、あるいはプロッタのペン送り、その他各種の位置決め制御装置の制御手段として、広く採用されている。

例えば、プリンタの活字選択用のサーボ制御の場合、プリンタで要求される応答速度、位置決め精度、安定性等の理由から、直流サーボモータの制御には、アナログ・サーボ系が採用されている。

第3図は、従来から使用されている直流サーボモータ制御装置について、アナログ・サーボ系の要部構成の一例を示す機能ブロック図である。図面において、1は基準速度信号発生器、2はD/A変換器、3は第1の比較器、4は第1の増幅器、

5は第2の比較器、6は第2の増幅器、7は駆動回路、8は直流サーボモータ、9はエンコーダ、10はF/V変換器、11はA/D変換器、12は減算器で、また、rは目標位置(reference position)を示す。

マイクロコンピュータから、アナログ・サーボ系に対して、位置決め時における基準速度信号をD/A変換器2を通して第1の比較器3へ送出する。

他方、この第1の比較器3には、直流サーボモータ8に接続されているエンコーダ9からF/V変換器10を介して、実速度の信号がフィードバックされ、速度基準信号と比較演算される。

そして、第2の比較器5で電流制限の演算を行つた後、直流サーボモータ8へ駆動電圧が印加される。

しかし、このような直流サーボモータのアナログ・サーボ系においては、サーボ系をアナログ回路で構成するために、オフセットやドリフト、ノイズ等の影響を受け易く、また、回路の調整も著

しく複雑化する等の難点があつた。

その上、アナログ回路のLSI化も困難であり、駆動回路もパワーアンプの発熱が大きいので、制御装置の大型化が避けられない、等の多くの不都合があつた。

このような不都合を解決する一つの方法として、最近では、サーボ系をデジタル化する構成法が、種々提案されている。

しかし、この方法でも、制御回路の完全デジタル化は困難であり、その殆んどは、マイクロコンピュータを用いて一部分をデジタル化しているに過ぎない。

その理由は、直流サーボモータの最適な制御を行うためには、制御データの演算量が膨大になるばかりでなく、処理速度、精度、安定性、電源容量の制約等があり、さらに、機械的な摩擦や振動を含むモデル誤差、外乱等の要因によって、実用的なデジタル回路を構成することが不可能に近いためである。

また、理論的な解析による直流サーボモータ制

御方法としては、状態ベクトル・フィードバックを用いた制御方法も種々提案されているが、いずれの方法でも、状態ベクトルの全てをフィードバックしなければならない。

ところが、通常は、直接に観測できるのは出力だけの場合が多く、殆どの場合に、何らかのオブザーバを必要とする。その結果、ハードウェアの構成が複雑となり、実用化に適さない。

直流サーボモータの制御をデジタル化すれば、多くの利点を生じることは、当業者が充分に理解しているが、実用化するためには、未解決の問題が多くあり、未だその具体的な方法は提案されていない。

このような理由により、従来の直流サーボモータ制御方式では、安定かつ最適な全デジタル制御を実現することができなかつた。

#### 目的

そこで、この発明の直流サーボモータ制御方式では、従来の直流サーボモータのアナログ・サーボ制御におけるこれらの不都合、およびデジタ

ル化への障害を除去することによって、全デジタル制御の実用化と、LSI化、低価格化、小型化、さらに、無調整化された高速かつ高精度の位置決め制御が可能なサーボ系を提案することを目的とする。

#### 構成

そのために、この発明の直流サーボモータ制御方式では、直流サーボモータの制御装置において、前記直流サーボモータの最適入力時系列の情報を記憶する第1の記憶手段と、最適出力時系列の情報を記憶する第2の記憶手段と、前記第1と第2の記憶手段に格納された情報を流出する手段と、実時間PID制御手段とを具備し、前記第1の記憶手段に格納された情報によって行うフィードフォワード制御と、前記実時間PID制御手段により前記第2の記憶手段に格納された情報によるフィードバック制御とを併用するようにしている。

次に、この発明の直流サーボモータ制御方式について、図面を参照しながら、その動作原理と実施例を詳細に説明する。

第1図は、この発明の直流サーボモータ制御方式について、その要部構成と動作原理とを説明するための機能ブロック図である。図面において、21は制御情報を格納する記憶手段で、21Aは第1の記憶エリア、21Bは第2の記憶エリア、22は加算器、23はリミッタ、24は1周期分の遅延回路、25はD/A変換器、26は制御対象機構系、27はA/D変換器、28は減算器、29はPID演算器を示す。

この第1図の回路で、第1の記憶エリア21Aには、最短時間制御を行うための最適入力時系列のデータが格納される。最適入力時系列のデータは、オフラインによって、予め線形計画法を用いることによって得られる。

この最適入力時系列のデータは、フィードフォワード制御、すなわち制御対象機構系26に対して前向きの制御を行うために使用される。なお、この最適入力時系列のデータは、制御対象機構系26内の既知の非線形要素についても充分に勘案されて作成される。

実時間PID制御は、フィードバック制御を行うもので、直流サーボモータのエンコーダ等から出力されるパルス信号を高速サンプリングし、第2の記憶エリア21Bに格納されている最適出力時系列のデータを用いて、P(比例)とI(積分)とD(微分)による演算を行う。

そして、その演算結果によって、最適入力時系列のデータによる前向きの制御を修正し、最適な駆動制御を行う。

このPID制御系による線形フィードバック制御は、第1図のA/D変換器27、減算器28、PID演算器29、および最適出力時系列のデータが格納されている第2の記憶エリア21B、等からなるPID制御系によって構成される。

このPID制御系を用いれば、位置決め制御で問題の一つとなる目標値近傍で生じる静止摩擦のモデル誤差が、積分動作によって補正されるので、定常偏差を除くことができ、しかも、修正動作も比較的高速であるから、実用上からも極めて有利である。

また、第2の記憶エリア21Bには、最適出力時系列のデータが格納される。最適出力時系列のデータも、オフラインによって、予め線形計画法を用いることによって得られる。

要するに、この第1図の第1の記憶エリア21Aと第2の記憶エリア21Bに、それぞれ格納される最適入力時系列のデータと最適出力時系列のデータは、線形計画法による操作量(印加電圧)と内部状態(電機子電流もしくはトルク)に拘束条件を有する最適時系列の解法によって得られるものである。

しかし、フィードフォワード制御だけでは、ロバスト性に欠けるため、外乱やモデル誤差等の影響によって、必ずしも高精度の位置決め制御が得られず、所望の目標値に到達できない。

そこで、この発明の直流サーボモータ制御方式では、さらに、線形フィードバック制御として、PID制御系を併用し、直流サーボモータの機械的時定数よりも充分に速い高速サンプリングによって近似させるようにしている。

ところで、PID制御系は、本来、定值制御用として開発されて発展した制御方式であるから、これをそのままフィードフォワード制御と組合せると、追従制御となってしまい、効果的な制御は達成されない。

この発明の直流サーボモータ制御方式では、このような点にも充分に留意しており、目標値近傍では静止摩擦が生じるので、制御対象機構系26の過渡状態の伝達関数と定常状態の伝達関数とを、それぞれ別個の関数として処理し、過渡状態では、フィードフォワード制御とP動作とを併用し、定常状態では、PID動作を併用する。

PID動作では、第2の記憶エリア21Bに格納されている最適出力時系列のデータと、制御対象機構系26からの出力との偏差について演算を行う。

なお、入力(操作量)の飽和特性は、ハードウエアや直流サーボモータの定格値によって決定される。また、1周期分の遅延回路24のZ<sup>-1</sup>は、演算時間による1周期分の遅れが発生されること

を示している。

第2図は、この発明の直流サーボモータ制御方式について、その一実施例の要部構成を示す機能ブロック図である。図面において、31は第1のROM、32は第2のROM、33は加算器、34はD/A変換器、35は駆動回路、36は直流サーボモータ、37はエンコーダ、38はパルス発生器、39は位置カウンタ、40は減算器、41はPID演算器を示す。

この第2図の回路で、駆動回路35と直流サーボモータ36は、制御対象であるアナログ系、その他の構成要素は、制御装置であるデジタル系である。

そして、第1のROM31には、最適入力時系列のデータが、また、第2のROM32には、最適出力時系列のデータがそれぞれ格納されている。

また、PID演算器41は、比例・積分・微分の演算を行う演算器である。

まず、制御の主体となるフィードフォワード制御系では、最適入力時系列のデータが第1のRO

M31から、加算器33、D/A変換器34、駆動回路35を通じて、直流サーボモータ36に印加される。

同時に、これと併用されるPID制御系のフィードバック制御では、エンコーダ37から出力される方形波の位置情報を、パルス発生器38でパルス化して位置カウンタ39へ送出する。

この位置カウンタ39で示される位置情報は、次の減算器40において、第2のROM32から出力される最適出力時系列のデータから減算され、PID演算器41で演算された後、加算器33によつて先の最適入力時系列のデータに加算される。

このような動作により、直流サーボモータ36の全デジタル制御が実現される。

以上に詳細に説明したとおり、この発明の直流サーボモータ制御方式では、直流サーボモータの制御装置において、前記直流サーボモータの最適入力時系列の情報を記憶する第1の記憶手段と、最適出力時系列の情報を記憶する第2の記憶手段と、前記第1と第2の記憶手段に格納された情報

を読み出す手段と、実時間PID制御手段とを具備し、前記第1の記憶手段に格納された情報によつて行うフィードフォワード制御と、前記実時間PID制御手段により前記第2の記憶手段に格納された情報によるフィードバック制御とを併用するようにしている。

#### 効果

したがつて、この発明の直流サーボモータ制御方式によれば、従来の直流サーボモータのアナログ・サーボ制御における不都合、およびデジタル化への障害が除去されて、実用上からも、充分に設計可能な電源容量等の範囲内で、安定かつ最適な条件による駆動を行うことができる。

すなわち、処理速度、精度、安定性、電源容量等の種々の制約に対して、充分に対応できるので、直流サーボモータ制御装置の全デジタル制御化が達成されることになる。

その上に、サーボ系のLSI化、低価格化、小型化も達成され、さらに、無調整化された高速かつ高精度の位置決め制御が可能になる。等の多く

の優れた効果が得られる。

#### 4. 図面の簡単な説明

第1図は、この発明の直流サーボモータ制御方式について、その要部構成と動作原理とを説明するための機能ブロック図。

第2図は、この発明の直流サーボモータ制御方式について、その一実施例の要部構成を示す機能ブロック図。

第3図は、従来から使用されている直流サーボモータ制御装置について、アナログ・サーボ系の要部構成の一例を示す機能ブロック図。

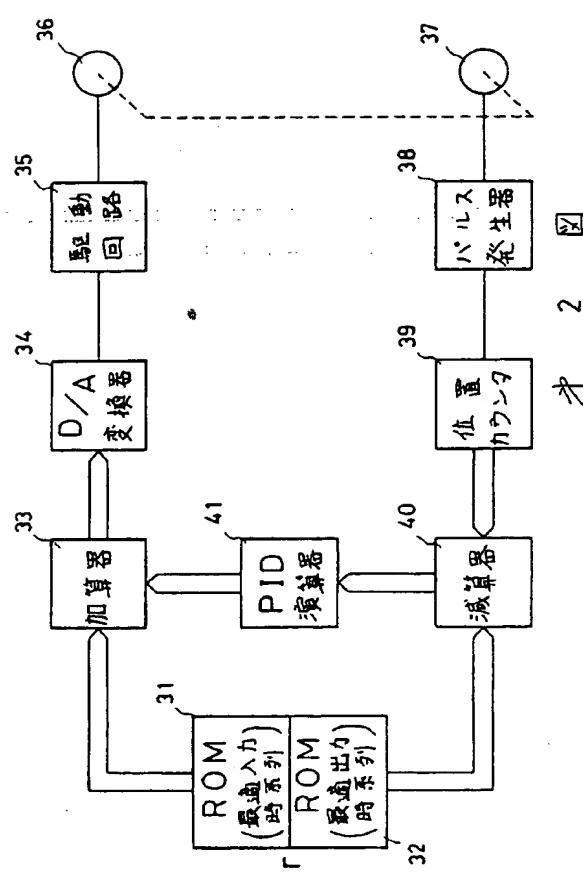
図面において、21は制御情報を格納する記憶手段で、21Aは第1の記憶エリア、21Bは第2の記憶エリア、22は加算器、23はリミッタ回路、24は1周期分の遅延回路、25はD/A変換器、26は制御対象機械系、27はA/D変換器、28は減算器、29はPID演算器、31は第1のROM、32は第2のROM、33は加算器、34はD/A変換器、35は駆動回路、36は直流サーボモータ、37はエンコーダ、38

はパルス発生器、39は位置カウンタ、40は減算器、41はPID演算器。

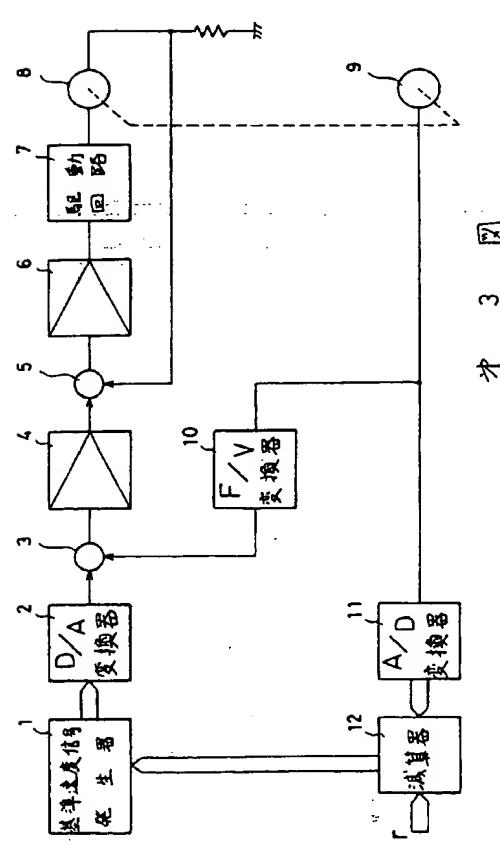
特許出願人 リコー応用電子研究所株式会社

(ほか2名)

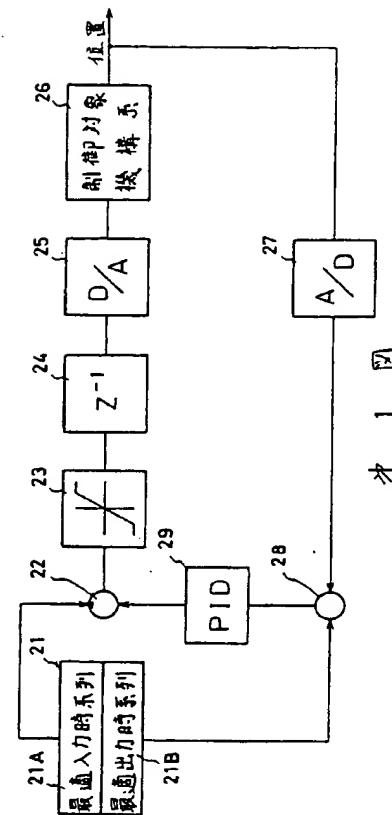
同代理人 弁理士 宮川俊哉



オ 2 図



オ 3 図



オ 1 図